

CERTIFIED COPY OF
PRIORITY DOCUMENT



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 12 497.7

Anmeldetag: 17. März 2003

Anmelder/Inhaber: Infineon Technologies AG,
81669 München/DE

Bezeichnung: Synchronisier-Signal-Erzeugungs-Einrichtung,
sowie Verfahren zum Erzeugen eines
Synchronisier-, insbesondere Takt-Signals

IPC: H 04 L 7/08

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 27. Mai 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Wallner

Beschreibung

Synchronisier-Signal-Erzeugungs-Einrichtung, sowie Verfahren zum Erzeugen eines Synchronisier-, insbesondere Takt-Signals

5

Die Erfindung betrifft eine Synchronisier-Signal-Erzeugungs-Einrichtung, sowie ein Verfahren zum Erzeugen eines Synchronisier-, insbesondere Takt-Signals, z.B. für Halbleiter-Bauelemente.

10

Bei Halbleiter-Bauelementen, z.B. bei entsprechenden, integrierten (analogen bzw. digitalen) Rechenschaltkreisen, Halbleiter-Speicherbauelementen wie z.B. Funktionsspeicher-Bauelementen (PLAs, PALs, etc.) und Tabellenspeicher-Bauelementen (z.B. ROMs oder RAMs, insbesondere SRAMs und DRAMs (DRAM = Dynamic Random Access Memory bzw. dynamischer Schreib-Lese-Speicher)) werden - zur zeitlichen Koordination der Verarbeitung, Weiterschaltung und Übertragung der Daten - sog. Taktsignale verwendet.

15

20

Die Taktsignale können z.B. von einer externen Takt-Erzeugungs-Einrichtung erzeugt, und z.B. über eine oder mehrere entsprechende Takt-Leitungen an ein oder mehrere Halbleiter-Bauelemente weitergeleitet werden (insbesondere an dort jeweils vorgesehene, spezielle Taktsignal-Pins).

25

Zur Erzeugung des Taktsignals kann die Takt-Erzeugungs-Einrichtung eine - z.B. aus einer Pull-Up-, und einer Pull-Down-Schalteneinrichtung bestehende - Treibereinrichtung aufweisen.

30

Die Pull-Up-Schalteneinrichtung kann z.B. an die Versorgungsspannung, und die Pull-Down-Schalteneinrichtung z.B. an die Erde angeschlossen sein.

35

Die Pull-Up- und Pull-Down-Schalteneinrichtung sind in Reihe

geschaltet, und können jeweils einen oder mehrere (jeweils parallelgeschaltete) Transistoren aufweisen, wobei der oder die jeweils in der Pull-Up-Schalteneinrichtung vorgesehene(n) Transistor(en) invers zu dem bzw. den Transistoren der Pull-
5 Down-Schalteneinrichtung sein können.

Beispielsweise kann die Pull-Up-Schalteneinrichtung einen oder mehrere (parallelgeschaltete) p-Kanal-MOSFETs aufweisen, und die Pull-Down-Schalteneinrichtung einen oder mehrere
10 (parallelgeschaltete) n-Kanal-MOSFETs.

Die von der o.g., herkömmlichen Takt-Erzeugungs-Einrichtung, insbesondere von deren o.g. - eine Pull-Up- und eine Pull-Down-Schalteneinrichtung aufweisenden - Treibereinrichtung
15 erzeugten Taktsignale sind im wesentlichen rechteckförmig, d.h. abwechselnd z.B. „logisch hoch“, und „logisch niedrig“.

Zur Ausgabe eines „logischen hohen“ Taktsignals kann z.B. die Pull-Up-Schalteneinrichtung eingeschaltet, d.h. in einen
20 leitenden Zustand gebracht, und die Pull-Down-Schalteneinrichtung ausgeschaltet, d.h. in einen gesperrten Zustand gebracht werden - an der zwischen die Pull-Up- und die Pull-Down-Schalteneinrichtung geschalteten Takt-Leitung wird dann ein „logisch hohes“ Taktsignal ausgegeben.

Entsprechend umgekehrt kann zur Ausgabe eines „logischen niedrigen“ Taktsignals die Pull-Up-Schalteneinrichtung ausgeschaltet, d.h. in einen gesperrten Zustand gebracht, und die Pull-Down-Schalteneinrichtung eingeschaltet, d.h. in einen
30 leitenden Zustand gebracht werden - das an der Takt-Leitung ausgegebene Taktsignal ist dann „logisch niedrig“.

Die Treibereinrichtung (bzw. deren Pull-Up- und Pull-Down-Schalteneinrichtung) wird von einer entsprechenden (z.B. einen
35 Quarz-Oszillator aufweisenden) Steuereinrichtung so gesteuert, dass auf der Takt-Leitung in starrer, regelmäßiger zeitlicher Abfolge abwechselnd ein „logisch hohes“ und ein

„logisch niedriges“ Taktsignal ausgegeben wird.

In den o.g. - das Taktsignal empfangenden - Halbleiter-Bauelementen können die Daten dann z.B. jeweils bei der ansteigenden Taktflanke des Taktsignals weitergeschaltet, verarbeitet oder übertragen werden (oder alternativ z.B. jeweils bei der abfallenden Taktsignal-Flanke), wodurch eine zeitliche Koordination bzw. Synchronisation der Daten-Weiterschaltung (bzw. Daten-Verarbeitung oder -Übertragung) erreicht werden kann.

Die Takt-Leitung (und das bzw. die daran angeschlossenen Halbleiter-Bauelemente) stellen für die Treibereinrichtung eine kapazitive Last dar.

Dies führt dazu, daß in der Treibereinrichtung in jeder Taktperiode („logisch hohes“, und darauffolgendes „logisch niedriges“ Taktsignal (oder umgekehrt)) z.B. zunächst ein sog. Ladestrom fließt (z.B. von der Strom-Versorgung aus durch die Pull-Up-Schalteneinrichtung zur Takt-Leitung hin), und dann - z.B. von der Takt-Leitung aus durch die Pull-Down-Schalteneinrichtung zur Erde hin - ein Entladestrom (oder umgekehrt).

Durch den (z.B. durch die Pull-Up-Schalteneinrichtung fließenden) Ladestrom wird die Strom-Versorgung der Treibereinrichtung relativ stark belastet.

Des weiteren führen die o.g. durch die Pull-Up- und Pull-Down-Schalteneinrichtungen fließenden (Lade- bzw. Entlade-) Ströme zu einer - unerwünschten - Erwärmung der Treibereinrichtung.

Um zu verhindern, daß das von der Takt-Erzeugungs-Einrichtung (bzw. der Treibereinrichtung) über die Takt-Leitung ausgesendete Taktsignal an den Halbleiter-Bauelementen (bzw. den Taktsignal-Pins) reflektiert wird, ist die Eingangs-

Impedanz der Halbleiter-Bauelemente (bzw. der entsprechenden Taktsignal-Pins) - möglichst genau - an die Impedanz der Takt-Leitung angepasst (z.B. mittels entsprechender Leitungs-Anpassungs- bzw. -Abschluß-Widerstände).

5

Die durch eine (vollständig nie ganz vermeidbare) Fehlanpassung hervorgerufenen Signal-Reflexionen an den Halbleiter-Bauelement-Eingängen haben eine Verzerrung des Taktsignals zur Folge, was zu Fehlern bei der zeitlichen Koordination bzw. Synchronisation der Daten-Weiterschaltung bzw. -Verarbeitung bzw. -Übertragung führen kann.

Der o.g. Effekt wird durch - ebenfalls nicht bzw. nicht vollständig vermeidbare - Signal-Reflexionen an Gabelungen der Takt-Leitung verstärkt, die zu einer zusätzlichen Verzerrung des Taktsignals führen können.

Die Erfindung hat zur Aufgabe, eine neuartige Synchronisier-Signal-Erzeugungs-Einrichtung, sowie ein neuartiges Verfahren zum Erzeugen eines Synchronisier-, insbesondere Takt-Signals, z.B. für Halbleiter-Bauelemente bereitzustellen.

Sie erreicht dieses und weitere Ziele durch die Gegenstände der Ansprüche 1 und 16.

Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Gemäß einem Grundgedanken der Erfindung wird eine Synchronisier-Signal-Erzeugungs-Einrichtung bereitgestellt, welche an ein elektronisches System angeschlossen ist, und welche ein Synchronisier-Signal bestimmter Frequenz ausgibt, welches an mindestens eine Einrichtung, insbesondere ein Halbleiter-Bauelement des elektronischen Systems übertragen wird, dadurch gekennzeichnet, dass mindestens eine Einrichtung vorgesehen ist, deren Impedanz so gewählt ist,

dass - für die Synchronisier-Signal-Erzeugungs-Einrichtung - ein Resonanz-Schwingkreis geschaffen wird, dessen Resonanzfrequenz im wesentlichen der Frequenz des Synchronisier-Signals entspricht.

5

Dadurch weist im eingeschwungenen Zustand - auch dann, wenn das von der Synchronisier-Signal-Erzeugungs-Einrichtung (bzw. einer dort vorgesehenen Treiber-Einrichtung) ausgegebene Signal nur eine relativ geringe Amplitude aufweist (d.h. auch bei relativ geringer Leistungsaufnahme der Treiber-Einrichtung (bzw. bei relativ geringer Belastung von deren Strom- bzw. Spannungs-Versorgung)) das vom Halbleiter-Bauelement empfangene Synchronisier-Signal eine ausreichende Stärke (insbesondere eine ausreichend hohe Leistung) auf.

10

15

Durch die geringere Belastung der Strom- bzw. Spannungs-Versorgung der Treiber-Einrichtung wird diese weniger stark erwärmt, als herkömmliche Treiber-Einrichtungen.

20

Im folgenden wird die Erfindung anhand von Ausführungsbeispielen und der beigelegten Zeichnung näher erläutert. In der Zeichnung zeigt:

25

Figur 1 eine schematische Darstellung des prinzipiellen Aufbaus einer bei einem Ausführungsbeispiel der vorliegenden Erfindung verwendeten Synchronisier-Signal-Erzeugungs-Einrichtung, sowie von mehreren durch die Synchronisier-Signal-Erzeugungs-Einrichtung synchronisierten Halbleiter-Bauelementen;

30

Figur 2 eine schematische Darstellung von Schalt- bzw. Ersatzschalt-Diagrammen zur Veranschaulichung der Funktions- bzw. Wirkungsweise der in Figur 1 gezeigten Synchronisier-Signal-Erzeugungs-Einrichtung, und des über eine Synchronisier-Signal-Leitung an ein zu synchronisierendes Halbleiter-Bauelement übertragenen Synchronisier-Signals;

35

Figur 3 eine schematische Darstellung des zeitlichen
Verlaufs eines von der Signal-Quellen-Einrichtung der
Synchronisier-Signal-Erzeugungs-Einrichtung ausgegebenen
5 Signals;

Figur 4 eine schematische Darstellung des zeitlichen
Verlaufs des zur Synchronisation der Halbleiter-Bauelemente
verwendeten Synchronisier-Signals; und
10

Figur 5 eine schematische Darstellung der Leistung des
Synchronisier-Signals, in Abhängigkeit von der Frequenz.

15 In Figur 1 ist eine schematische Darstellung des
prinzipiellen Aufbaus einer bei einem Ausführungsbeispiel der
vorliegenden Erfindung verwendeten Synchronisier-Signal-
Erzeugungs-Einrichtung 1, sowie von mehreren durch die
Synchronisier-Signal-Erzeugungs-Einrichtung 1
20 synchronisierten Halbleiter-Bauelementen 3a, 3b gezeigt.

Bei den Halbleiter-Bauelementen 3a, 3b kann es sich z.B. um
entsprechende, integrierte (analoge bzw. digitale)
Rechenschaltkreise handeln, und/oder um Halbleiter-
25 Speicherbauelemente wie z.B. Funktionsspeicher-Bauelemente
(PLAs, PALs, etc.) und/oder Tabellenspeicher-Bauelemente
(z.B. ROMs oder RAMS), insbesondere um SRAMs oder DRAMs (hier
z.B. um DRAMs (Dynamic Random Access Memories bzw. dynamische
Schreib-Lese-Speicher) mit doppelter Datenrate (DDR-DRAMs =
30 Double Data Rate - DRAMs), vorteilhaft um High-Speed DDR-
DRAMs).

Die Halbleiter-Bauelemente 3a, 3b und die Synchronisier-
Signal-Erzeugungs-Einrichtung 1 können an ein Bauelement-
35 Modul 4 angeschlossen sein, z.B. an eine entsprechende
Platine eines Speicher-Moduls, welches z.B. in ein
stationäres oder mobiles Computer-System eingebaut werden

kann, oder z.B. in ein stationäres oder mobiles Telefon, etc.

Der Anschluß der Halbleiter-Bauelemente 3a, 3b und der Synchronisier-Signal-Erzeugungs-Einrichtung 1 an das Bauelement-Modul kann z.B. mittels entsprechender, herkömmlicher Lötverbindungen erfolgen.

Gemäß Figur 1 ist ein entsprechender Ausgangs-Anschluß 6a der Synchronisier-Signal-Erzeugungs-Einrichtung 1 mittels einer oder mehreren entsprechenden z.B. auf oder in der o.g. Platine liegenden Synchronisier-Signal- bzw. Takt-Signal-Leitungen 2 mit entsprechenden Anschlüssen 5a, 5b der Halbleiter-Bauelemente 3a, 3b verbunden (insbesondere mit an den Halbleiter-Bauelementen 3a, 3b vorgesehenen, speziellen Synchronisier- bzw. Takt-Signal-Pins (bzw. entsprechenden Synchronisier-Signal-Eingängen)).

Wie aus Figur 1 weiter hervorgeht, und wie im folgenden noch genauer erläutert wird, wird ein von der Synchronisier-Signal-Erzeugungs-Einrichtung 1 am Ausgangs-Anschluß 6a ausgegebenes Synchronisier- bzw. Takt-Signal S einer mit dem Ausgangs-Anschluß 6a verbundenen Synchronisier-Signal- bzw. Takt-Signal-Einzel-Leitung 2a zugeführt, welche sich an einer oder mehreren Gabelungen 7a, 7b in ein oder mehrere weitere Synchronisier-Signal- bzw. Takt-Signal-Einzel-Leitungen 2b, 2c, 2d aufgabelt, die das Synchronisier- bzw. Takt-Signal S an die Halbleiter-Bauelemente 3a, 3b - bzw. deren Anschlüsse 5a, 5b - weiterleiten (sowie ggf. an ein oder mehrere weitere, hier nicht dargestellte Bauelemente).

Wie weiter unten noch genauer erläutert wird, weist die Synchronisier-Signal-Erzeugungs-Einrichtung 1 (bzw. das entsprechende, auf die oben beschriebene Weise an das Modul bzw. die Platine 4 angeschlossene Synchronisier-Signal-Erzeugungs-Bauelement 1) eine Treiber-Einrichtung 7 (bzw. einen entsprechenden Treiber-Schaltkreis 7) auf, sowie eine Resonator- bzw. Kompensator-Einrichtung 8 (bzw. einen

entsprechenden Resonator- bzw. Kompensator-Schaltkreis (bzw. einen Resonanz-Einstell-Schaltkreis 8)).

In Figur 2 ist eine schematische Darstellung von Schalt- bzw. Ersatzschalt-Diagrammen zur Veranschaulichung der Funktions- bzw. Wirkungsweise der in Figur 1 gezeigten Synchronisier-Signal-Erzeugungs-Einrichtung 1, und des über eine oder mehrere Synchronisier-Signal-Leitungen 2, 2a an ein zu synchronisierendes Halbleiter-Bauelement 3a übertragenen Synchronisier-Signals S gezeigt.

Das Halbleiter-Bauelement 3a (bzw. genauer: dessen Synchronisier-Signal-Eingang 9 (bzw. Eingangs-Pin 9)) weist eine gewisse Eingangs-Kapazität C_{LOAD} auf (hier veranschaulicht durch den Kondensator 10a), sowie einen gewissen (durch über das Gehäuse des Halbleiter-Bauelements 3a abfließende, geringe Ströme bedingten) Leckwiderstand R_c (hier veranschaulicht durch den Widerstand 10b).

Die o.g. Eingangs-Kapazität C_{LOAD} , und der Leckwiderstand R_c spiegeln - näherungsweise - die elektrischen Eigenschaften des Halbleiter-Bauelement-Synchronisier-Signal-Eingangs 9 (bzw. -Eingangs-Pins 9) wider.

Die Eingangs-Kapazität C_{LOAD} (d.h. die Kapazität des diese veranschaulichenden Kondensators 10a) kann z.B. zwischen 1pF und 10 pF betragen, z.B. 3pF, und der Leckwiderstand R_c (d.h. der Widerstand des diesen veranschaulichenden Widerstands 10b) z.B. 1 M Ω bis 50 M Ω , z.B. 10M Ω .

Die die Synchronisier-Signal-Erzeugungs-Einrichtung 1 und das Halbleiter-Bauelement 3a (bzw. genauer: deren Synchronisier-Signal-Eingang 9) verbindende Synchronisier-Signal-Leitung (bzw. -Leitungen) 2, 2a, 2b weisen (insgesamt) einen - die elektrischen Eigenschaften der Synchronisier-Signal-Leitung (bzw. -Leitungen) 2, 2a, 2b (insbesondere bei der Frequenz f des Synchronisier-Signals S (s.u.)) widerspiegelnden

Wellenwiderstand Z_w auf (z.B. einen Wellenwiderstand Z_w zwischen $10\ \Omega$ und $100\ \Omega$, z.B. $50\ \Omega$).

Wie in Figur 2 weiter veranschaulicht ist, weist die Treiber-Einrichtung 7 der Synchronisier-Signal-Erzeugungs-Einrichtung 1 eine ein - periodisches - Signal S' (bzw. S'' oder S''') ausgebende Signal-Quellen-Einrichtung 11 (bzw. Spannungsquelle 11) auf.

Das von der Signal-Quellen-Einrichtung 11 ausgegebene - periodische - Signal S' , S'' , S''' (bzw. die von der Spannungsquelle 11 erzeugte - periodisch sich ändernde - Spannung U) kann - wie in Figur 3 gezeigt ist - z.B. ein entsprechendes Rechteck-Signal S' bzw. eine Rechteck-Spannung U sein (vgl. die in Figur 3 mit einer durchgezogenen Linie dargestellte Signalform), oder alternativ auch ein beliebiges anderes, periodisches Signal S'' , S''' , z.B. ein entsprechendes Sinus-Signal S'' (in Figur 3 anhand einer gestrichelten Linie dargestellt), oder z.B. ein entsprechendes Sägezahn-Signal S''' (in Figur 3 anhand einer Strichpunkt-Linie dargestellt), usw.

Zur Erzeugung eines Rechteck-Signals S' kann die Signal-Quellen-Einrichtung 11 der Treiber-Einrichtung 7 - entsprechend ähnlich wie herkömmliche Treiber-Einrichtungen - z.B. eine Pull-Up-, und eine Pull-Down-Schalteneinrichtung aufweisen.

Die Pull-Up-Schalteneinrichtung kann z.B. an die Versorgungsspannung, und die Pull-Down-Schalteneinrichtung z.B. an die Erde angeschlossen sein.

Die Pull-Up- und Pull-Down-Schalteneinrichtung sind in Reihe geschaltet, und können jeweils einen oder mehrere (jeweils parallelgeschaltete) Transistoren aufweisen, wobei der oder die jeweils in der Pull-Up-Schalteneinrichtung vorgesehene(n) Transistor(en) invers zu dem bzw. den Transistoren der Pull-

Down-Schalteinrichtung sein können.

Beispielsweise kann die Pull-Up-Schalteinrichtung einen oder mehrere (parallelgeschaltete) p-Kanal-MOSFETS aufweisen, und
5 die Pull-Down-Schalteinrichtung einen oder mehrere (parallelgeschaltete) n-Kanal-MOSFETs.

Das von der Signal-Quellen-Einrichtung 11 (bzw. deren Pull-Up- und Pull-Down-Schalteinrichtung) erzeugte Rechteck-Signal
10 S' ist - wie in Figur 3 veranschaulicht ist - abwechselnd „logisch hoch“, und „logisch niedrig“.

Zur Ausgabe eines „logischen hohen“ Taktsignals kann z.B. die Pull-Up-Schalteinrichtung eingeschaltet, d.h. in einen
15 leitenden Zustand gebracht, und die Pull-Down-Schalteinrichtung ausgeschaltet, d.h. in einen gesperrten Zustand gebracht werden - an einem zwischen der Pull-Up- und die Pull-Down-Schalteinrichtung liegenden Treiber-Einrichtungs-Ausgang 6b (bzw. an einer mit diesem verbundenen
20 Leitung 13) wird dann ein „logisch hohes“ Signal ausgegeben.

Entsprechend umgekehrt kann zur Ausgabe eines „logischen niedrigen“ Signals die Pull-Up-Schalteinrichtung ausgeschaltet, d.h. in einen gesperrten Zustand gebracht, und
25 die Pull-Down-Schalteinrichtung eingeschaltet, d.h. in einen leitenden Zustand gebracht werden - das an dem Treiber-Einrichtungs-Ausgang 6b (bzw. der Leitung 13) ausgegebene Taktsignal ist dann „logisch niedrig“.

30 Die Pull-Up- und Pull-Down-Schalteinrichtung wird von einer entsprechenden (z.B. einen Quarz-Oszillator aufweisenden) Steuereinrichtung so gesteuert, dass am Treiber-Einrichtungs-Ausgang 6b (bzw. der Leitung 13) in starrer, regelmäßiger zeitlicher Abfolge abwechselnd ein „logisch hohes“ und ein
35 „logisch niedriges“ Signal (d.h. das o.g. Rechteck-Signal S') ausgegeben wird.

Soll von der Signal-Quellen-Einrichtung 11 statt einem Rechteck-Signal S' z.B. ein Sinus-Signal S'' (oder z.B. ein Sägezahn-Signal S''' , etc.) ausgegeben werden, kann statt der - z.B. wie oben beschrieben aufgebauten - Rechteck-Signal-
5 Quellen-Einrichtung 11 eine entsprechende, herkömmliche Sinus-Signal-Quellen-Einrichtung (oder z.B. eine Sägezahn-Signal-Quellen-Einrichtung, etc.) verwendet werden.

Wie weiter aus Figur 3 hervorgeht, weist das von der Signal-
10 Quellen-Einrichtung 11 ausgegebene Signal S' , S'' , S''' eine bestimmte, konstante Periodendauer T auf (bzw. eine bestimmte, konstante Frequenz f (wobei gilt $T = 1 / f$), z.B. eine Frequenz f zwischen 10 MHz und 1 GHz, z.B. 100 MHz).

15 Die Signal-Quellen-Einrichtung 11 (bzw. die Treiber-Einrichtung 7) weist einen gewissen Ausgangswiderstand R auf (hier veranschaulicht durch den Widerstand 12), z.B. einen Ausgangswiderstand R zwischen 5 Ω und 50 Ω , z.B. 20 Ω .

20 Gemäß Figur 2 ist der Ausgang 6b der Treiber-Einrichtung 7 (z.B. über die o.g. Leitung 13, und einer von dieser abzweigenden Leitung 14) mit der Resonator-Einrichtung 8 verbunden, insbesondere mit einer dort vorgesehenen Resonanz- bzw. Kompensations-Spule 15 (z.B. einer als SMD-Bauteil
25 ausgeführten Spule).

Die Spule 15 weist einen gewissen Innenwiderstand R_L auf (hier veranschaulicht durch den Widerstand 16), z.B. einen Innenwiderstand R_L zwischen 0,02 Ω und 1 Ω , z.B. 0,1 Ω .

30 Aufgrund der Induktivität L der Spule 15 stellt die Resonator-Einrichtung 8 für das von der Signal-Quellen-Einrichtung 11 ausgegebene (Rechteck-)Signal S' einen Tiefpaß-Filter dar.

35 Durch den - durch die Resonator-Einrichtung 8 gebildeten - Tiefpaß-Filter wird das von der Signal-Quellen-Einrichtung 11

ausgegebene Rechteck-Signal S' derart geglättet, daß - wie in Figur 4 veranschaulicht ist - das am (über die Leitung 13 mit dem Treiber-Einrichtung-Ausgang 6b verbundenen) Ausgangs-Anschluß 6a der Synchronisier-Signal-Erzeugungs-Einrichtung 1
5 ausgegebene Synchronisier-Signal S einen im wesentlichen sinusförmigen Verlauf aufweist (mit entsprechend identischer, konstanter Periodendauer T bzw. identischer, konstanter Frequenz f wie das von der Signal-Quellen-Einrichtung 11 ausgegebene Signal S' , S'' , S''' (jedoch mit einer hierzu
10 verschobenen Phase (s.u.)).

Hierzu kann die Induktivität L der Spule 15 z.B. so gewählt sein, daß die Grenzfrequenz f_g des - durch die Resonator-Einrichtung 8 gebildeten - Tiefpaß-Filters größer ist, als
15 die Frequenz f des von der Signal-Quellen-Einrichtung 11 ausgegebenen Rechteck-Signal S' (jedoch z.B. kleiner, als die im Rechteck-Signal S' enthaltenen Spektralanteile höherer Ordnung (d.h. die Spektralanteile mit einer Frequenz, die größer ist, als die (Grund-)Frequenz f des Rechteck-Signals
20 S')).

Die Resonator-Einrichtung 8 ist - insbesondere durch entsprechende Wahl der Induktivität L der Spule 15 - so ausgestaltet, dass - ggf. unter zusätzlicher Berücksichtigung der elektrischen Eigenschaften z.B. der Synchronisier-Signal-Leitung 2, 2a (insbesondere des - u.a. durch die
25 Leitungslänge beeinflussten - Wellenwiderstands Z_w der Synchronisier-Signal-Leitung 2, 2a), und/oder des Halbleiter-Bauelement-Synchronisier-Signal-Eingangs 9 (insbesondere dessen Eingangs-Kapazität C_{LOAD}), etc. - für die Treiber-Einrichtung 7 im Ergebnis ein „Resonanz-Schaltkreis“ 17
30 gebildet wird (bestehend aus Resonator-Einrichtung 8, Synchronisier-Signal-Leitung 2, 2a, und daran angeschlossenen Halbleiter-Bauelement 3a (bzw. Halbleiter-Bauelementen 3a, 3b)).
35

Die Resonanzfrequenz F des durch den Resonanz-Schaltkreis 17

gebildeten Schwingkreises ist hierbei - insbesondere durch entsprechende Wahl der Induktivität L der Spule 15 - so gewählt, dass sie im wesentlichen (bzw. möglichst genau) der Frequenz f des von der Signal-Quellen-Einrichtung 11 ausgegebenen Signal S' , S'' , S''' entspricht (bzw. der Frequenz f des von der Synchronisier-Signal-Erzeugungseinrichtung 1 ausgegebenen Synchronisier-Signals S), oder z.B. geringfügig größer oder kleiner ist. Beispielsweise kann die Resonanzfrequenz F des (durch die Resonator-Einrichtung 8, die Synchronisier-Signal-Leitung 2, 2a, und das daran angeschlossene Halbleiter-Bauelement 3a) gebildeten „Resonanz-Schaltkreises“ 17 entsprechend so gewählt sein, dass gilt: $0,6 f < F < 1,3 f$, insbesondere $0,8 f < F < 1,2 f$, besonders vorteilhaft $0,9 f < F < 1,1 f$.

Beispielsweise kann die Induktivität L der Spule 15 (insbesondere bei den oben angegebenen - beispielhaften - Werten für Leitungs-Wellenwiderstand Z_w , Halbleiter-Bauelement-Eingangs-Kapazität C_{LOAD} , etc.) z.B. zwischen 200 nH und 1000 nH, insbesondere zwischen 400 nH und 600 nH, beispielsweise 500 nH betragen.

Die Einstellung der Resonanzfrequenz F auf den oben angegebenen - auf die Frequenz f der Signale S , S' , S'' , S''' abgestimmten - Wert (bzw. die Abstimmung des „Resonanz-Schaltkreises“ 17 auf die Signal-Frequenz f) kann alternativ oder zusätzlich zur o.g. Spule 15 z.B. durch eine entsprechende - z.B. in der Resonator-Einrichtung 8, im Halbleiter-Bauelement 3a, etc. vorgesehene (z.B. parallel oder in Reihe zur Spule 15 geschaltete) - entsprechend dimensionierte - Kapazität erfolgen, und/oder durch entsprechende Wahl der Leitungslängen und/oder -führungen, etc.

Vorzugsweise werden bereits beim Entwurf des (in Figur 1 gezeigten) Bauelement-Moduls 4 (bzw. der Synchronisier-Signal-Erzeugungseinrichtung 1 und/oder der Synchronisier-

Signal-Leitungen 2, 2a, 2b und/oder der Halbleiter-Bauelemente 3a, 3b) - d.h. vor der Herstellung, und Inbetriebnahme - die elektrischen Eigenschaften des Moduls 4 (bzw. der Synchronisier-Signal-Erzeugungs-Einrichtung 1 und/oder der Synchronisier-Signal-Leitungen 2, 2a, 2b und/oder der Halbleiter-Bauelemente 3a, 3b) so gewählt, dass beim späteren Betrieb des Bauelement-Moduls 4 die Resonanzfrequenz F des durch den Resonanz-Schaltkreis 17 gebildeten Schwingkreises im wesentlichen (bzw. möglichst genau) der Signal-Frequenz f entspricht.

Alternativ (oder zusätzlich) kann nach der Herstellung des Bauelement-Moduls 4 (bzw. der Synchronisier-Signal-Erzeugungs-Einrichtung 1 und/oder der Synchronisier-Signal-Leitungen 2, 2a, 2b und/oder der Halbleiter-Bauelemente 3a, 3b) eine (Fein-) Einstellung der Resonanzfrequenz F erfolgen.

Dies kann z.B. dadurch erreicht werden, dass - zusätzlich, oder alternativ zu der o.g. Spule 15 - ein oder mehrere verstellbare Induktivitäten vorgesehen sind (z.B. in der Resonator-Einrichtung 8, und/oder im Halbleiter-Bauelement 3a, 3b, etc., z.B. in Form entsprechender - entsprechend dem jeweils gewünschten Induktivitäts-Wert zu- oder abgeschalteter - zu- bzw. abschaltbarer induktiver Bauelemente), und/oder zusätzlich, oder alternativ zu der o.g. - alternativ oder zusätzlich zur o.g. Spule 15 z.B. in der Resonator-Einrichtung 8, oder im Halbleiter-Bauelement 3a, etc. vorgesehenen - Kapazität ein oder mehrere verstellbare Kapazitäten (z.B. ein oder mehrere - z.B. parallel oder in Reihe zur Spule 15 geschaltete - Kapazitätsdioden, deren Kapazität - durch Anlegen einer entsprechenden Steuerspannung - genau auf den jeweils gewünschten (Resonanz-) Wert eingestellt werden kann).

Dadurch, dass - wie oben erläutert - die Resonanzfrequenz F des durch den Resonanz-Schaltkreis 17 gebildeten Schwingkreises im wesentlichen der Signal-Frequenz f der

(Synchronisier-)Signale S , S' , S'' , S''' entspricht, ist - wie in Figur 5 gezeigt ist - im eingeschwungenen Zustand die Leistung P des Synchronisier-Signals S relativ groß - insbesondere dann, wenn - besonders bevorzugt - die

5 Resonanzfrequenz F so eingestellt wird, dass der Resonanz-Schaltkreis 17 - bezogen auf die Signal-Frequenz f (unter Berücksichtigung der Schaltkreis-Güte) - beim bzw. möglichst nahe beim sog. Resonanzmaximum m betrieben wird (wobei die Signal-Frequenz f etwas kleiner ist, als die Resonanzfrequenz

10 F , und wobei sich ein maximaler Wert P_{\max} für die Synchronisier-Signal-Leistung P ergibt).

Dadurch weist im eingeschwungenen Zustand - auch bei relativ geringer Leistungsaufnahme der Treiber-Einrichtung 7 (bzw.

5 bei relativ geringer Belastung von deren Strom- bzw. Spannungs-Versorgung) - das vom Halbleiter-Bauelement 3a, 3b empfangene Synchronisier-Signal S eine ausreichende Stärke (insbesondere eine ausreichend hohe Leistung P) auf.

20 Durch die geringere Belastung der Strom- bzw. Spannungs-Versorgung der Treiber-Einrichtung 7 wird diese weniger stark erwärmt, als herkömmliche Treiber-Einrichtungen.

Wie sich aus Figur 2 ergibt, kann beim hier dargestellten

25 Ausführungsbeispiel, und dem dort verwendeten - speziellen - Synchronisier-Signal S auf einen (bei herkömmlichen Halbleiter-Bauelementen sonst üblicherweise verwendeten, z.B. zwischen Signal-Eingang 9 und Erde bzw. Versorgungs-Spannung geschalteten) separaten Leitungs-Abschlusswiderstand

30 verzichtet werden.

Dies führt - gegenüber herkömmlichen Treiber-Einrichtungen - zu einer weiter reduzierten Leistungsaufnahme und Erwärmung der Treiber-Einrichtung 7.

35 Das Synchronisier-Signal S wird im Halbleiter-Bauelement 3a, 3b zur zeitlichen Koordination der Verarbeitung (und/oder

Weiterschaltung und/oder Übertragung) von Daten verwendet.

Beispielsweise kann im Halbleiter-Bauelement 3a, 3b eine Daten-Verarbeitung bzw. -Weiterschaltung bzw. -Übertragung
5 jeweils bei jedem (oder z.B. jedem zweiten) Nulldurchgang des Synchronisier-Signals S erfolgen, bzw. entsprechend phasenverschoben hierzu, etc.

Zur Erhöhung der Genauigkeit der zeitlichen Koordination der
10 Verarbeitung/Weiterschaltung/Übertragung von Daten kann die Frequenz f des Synchronisier-Signals S um ein Vielfaches höher sein (z.B. doppelt, dreimal, oder viermal so hoch), als die Frequenz eines - von einer durch das Synchronisier-Signal S gesteuerten Takt-Erzeugungs-Einrichtung im Halbleiter-Bauelement 3a, 3b erzeugten - Bauelement-Takts T.

Zur Erzeugung des entsprechenden Bauelement-Takts T aus dem - frequenz-vervielfachten - Synchronisier-Signal S kann z.B.
ein entsprechender Frequenzteiler verwendet werden.

20 Alternativ oder zusätzlich kann (insbesondere zur (weiteren) Erhöhung der (Phasen-) Genauigkeit) für ein bestimmtes Halbleiter-Bauelement 3a - zusätzlich zum o.g., über die Leitung 2, 2a bereitgestellten Synchronisier-Signal S - von
25 der Synchronisier-Signal-Erzeugungs-Einrichtung 1 (oder einer entsprechenden weiteren, hier nicht dargestellten Synchronisier-Signal-Erzeugungs-Einrichtung) über ein oder mehrere weitere, hier nicht dargestellte Synchronisier-Signal-Leitungen ein oder mehrere - dem Synchronisier-Signal
30 S entsprechende - weitere Synchronisier-Signale zugeführt werden (z.B. ein zum Synchronisier-Signal S inverses, oder z.B. auf andere Weise phasenverschobenes, weiteres Synchronisier-Signal S).

35 Zur (weiteren) Erhöhung der (Phasen-)Genauigkeit kann - alternativ oder zusätzlich zu den oben beschriebenen Verfahren - die Phasenlage des Synchronisier-Signals S

(und/oder des weiteren Synchronisier-Signals S) im Halbleiter-Bauelement 3a über mehrere Perioden gemittelt werden (z.B. mittels einer entsprechenden - auf dem Halbleiter-Bauelement 3a vorgesehenen, durch das Synchronisier-Signal S angesteuerten - PLL-Schaltung).

Wird eine PLL-Schaltung (PLL = phase locked loop bzw. phasenverkoppelte Regelschleife) verwendet, wird dort - entsprechend wie bei herkömmlichen PLL-Schaltungen - die Frequenz eines separat vorgesehenen Oszillators, insbesondere eines spannungsgesteuerten Oszillators so eingestellt, dass diese mit einer Bezugsfrequenz, hier: der Frequenz f des Synchronisier-Signals S, übereinstimmt.

Beispielsweise kann das vom spannungsgesteuerten Oszillator erzeugte Signal, und das Synchronisier-Signals S in der PLL-Schaltung einem Phasenvergleichler zugeführt werden (z.B. einem Analogmultiplizierer).

Unterscheiden sich beide Signale, erscheint am Ausgang des Phasenvergleichers ein Signal, welches z.B. einem Tiefpassfilter, und einem Verstärker zugeführt werden kann, und welches dann den Oszillator so steuert, dass die Frequenz des Oszillators und des Synchronisier-Signals S schließlich übereinstimmen.

Statt einer PLL-Schaltung kann alternativ z.B. auch eine DLL-Schaltung verwendet werden.

Eine DLL-Schaltung ist ohne separaten Oszillator ausgeführt, und erzeugt ein gegenüber dem Synchronisier-Signal S verzögertes Ausgangssignal.

Mit Hilfe einer DLL-Schaltung ist es insbesondere möglich, einen konstanten Phasenfehler zu korrigieren.

Patentansprüche

1. Synchronisier-Signal-Erzeugungs-Einrichtung (1), welche
5 an ein elektronisches System (2, 3a) angeschlossen ist, und
welche ein Synchronisier-Signal (S) bestimmter Frequenz
ausgibt, welches an mindestens eine Einrichtung (3a) des
elektronischen Systems (2a, 3a) übertragen wird,
d a d u r c h g e k e n n z e i c h n e t, dass
10 mindestens eine Einrichtung (8) vorgesehen ist, deren
Impedanz so gewählt ist, dass - für die Synchronisier-Signal-
Erzeugungs-Einrichtung (7) - ein Resonanz-Schwingkreis (8, 2,
3a) geschaffen wird, dessen Resonanzfrequenz im wesentlichen
der Frequenz des Synchronisier-Signals entspricht.
15
2. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach
Anspruch 1, bei welcher das von der Einrichtung (3a)
empfangene Synchronisier-Signal im wesentlichen sinusförmig
ist.
20
3. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach
Anspruch 1 oder 2, welche eine Treiber-Einrichtung (7)
aufweist zur Erzeugung des Synchronisier-Signals.
- 25 4. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach
Anspruch 3, bei welcher die Treiber-Einrichtung (7) ein im
wesentlichen rechteckförmiges Signal (S') erzeugt.
5. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach
30 Anspruch 4, bei welcher das von der die Treiber-Einrichtung
(7) erzeugte, rechteckförmige Signal (S') so gefiltert wird,
dass das von der Synchronisier-Signal-Erzeugungs-Einrichtung
(1) ausgegebene Signal im wesentlichen sinusförmig ist.
- 35 6. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach
einem der vorhergehenden Ansprüche, bei welcher die

mindestens eine Impedanz-Einrichtung (8) ein induktives Bauelement (15) aufweist.

5 7. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach einem der vorhergehenden Ansprüche, bei welcher die mindestens eine Impedanz-Einrichtung (8) ein kapazitives Bauelement aufweist.

10 8. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach Anspruch 7 oder 8, bei welcher die Induktivität und/oder die Kapazität des induktiven und/oder kapazitiven Bauelements bei der Herstellung des Bauelements fest eingestellt wird.

15 9. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach Anspruch 7 oder 8, bei welcher die Induktivität und/oder die Kapazität des induktiven und/oder kapazitiven Bauelements nach der Herstellung des Bauelements variabel einstellbar ist.

20 10. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach Anspruch 9, bei welcher das kapazitive Bauelement eine Kapazitätsdiode ist.

25 11. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach einem der vorhergehenden Ansprüche, bei welcher die Einrichtung (3a), an die das Synchronisier-Signal (S) übertragen wird, ein Halbleiter-Bauelement ist.

30 12. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach einem der vorhergehenden Ansprüche, bei welcher das Synchronisier-Signal von der Einrichtung (3a) zur zeitlichen Koordination der Weiterschaltung und/oder Verarbeitung und/oder Übertragung von Daten verwendet wird.

35 13. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach einem der vorhergehenden Ansprüche, bei welcher von der Einrichtung (3a) unter Steuerung des Synchronisier-Signals

ein weiteres Signal erzeugt wird, welches zur zeitlichen Koordination der Weiterschaltung und/oder Verarbeitung und/oder Übertragung von Daten verwendet wird.

- 5 14. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach Anspruch 13, bei welcher das weitere Signal eine niedrigere Frequenz aufweist, als das Synchronisier-Signal.

- 10 15. Synchronisier-Signal-Erzeugungs-Einrichtung (1) nach Anspruch 13 oder 14, bei welcher zur Erzeugung des weiteren Signals eine PLL- oder DLL-Schaltung verwendet wird.

16. Verfahren zum Erzeugen eines Synchronisier-, insbesondere Takt-Signals, welches die Schritte aufweist:

- 15 - Aussenden eines Synchronisier-Signals (S) von einer Synchronisier-Signal-Erzeugungs-Einrichtung (1) an mindestens eine Einrichtung (3a) eines elektronischen Systems (2, 3a),
d a d u r c h g e k e n n z e i c h n e t, dass in der Synchronisier-Signal-Erzeugungs-Einrichtung (1) und/oder dem
20 elektronischen Systems (2, 3a) mindestens eine Einrichtung (8) vorgesehen ist, deren Impedanz so gewählt ist, dass - für die Synchronisier -Signal-Erzeugungs-Einrichtung (7) - ein Resonanz-Schwingkreis (8, 2, 3a) geschaffen wird, dessen Resonanzfrequenz im wesentlichen der Frequenz des
25 Synchronisier-Signals entspricht.

Zusammenfassung

Synchronisier-Signal-Erzeugungs-Einrichtung, sowie Verfahren zum Erzeugen eines Synchronisier-, insbesondere Takt-Signals

5

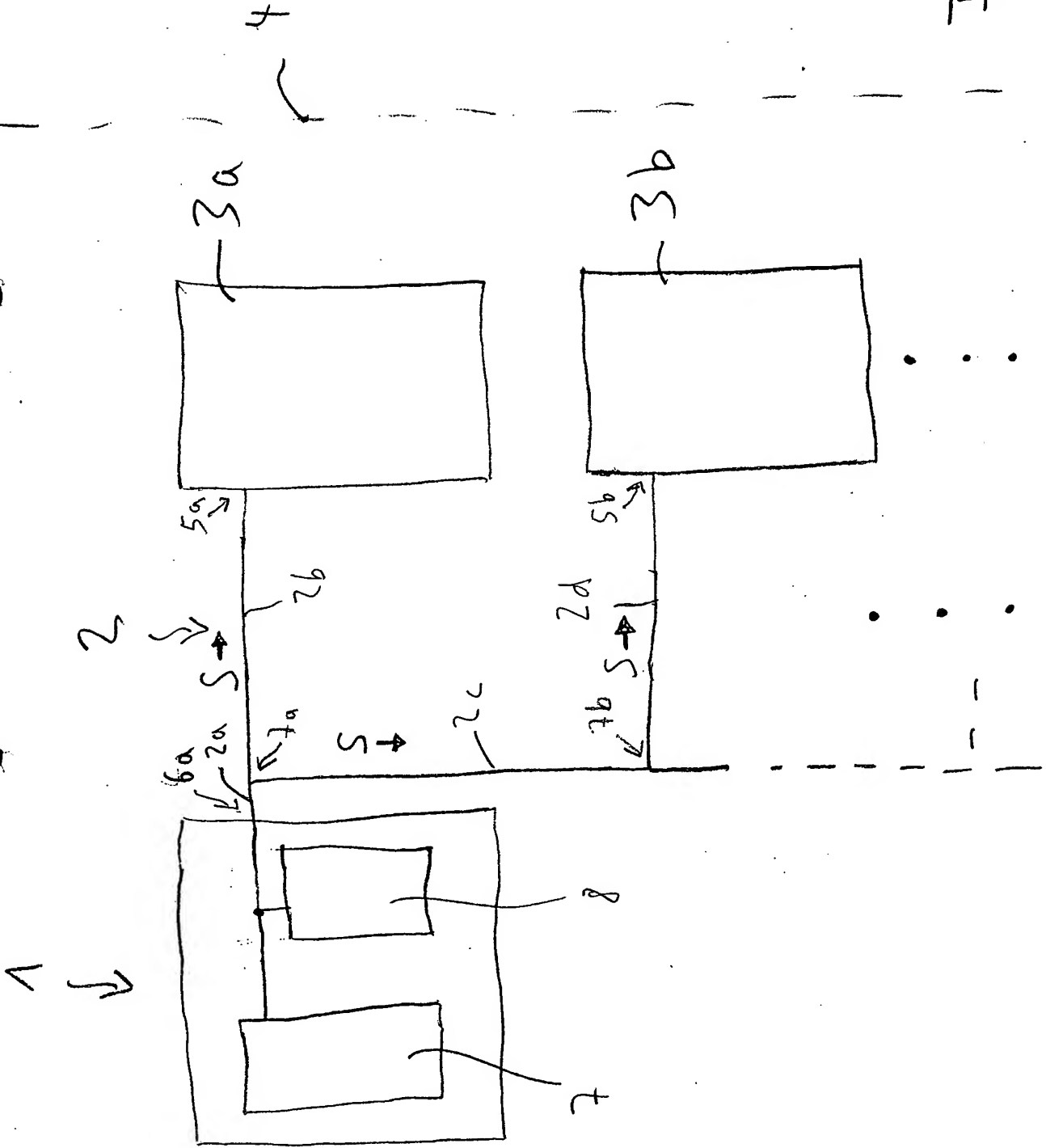
Die Erfindung betrifft ein Verfahren zum Erzeugen eines Synchronisier-, insbesondere Takt-Signals, sowie eine Synchronisier-Signal-Erzeugungs-Einrichtung (1), welche an
10 ein elektronisches System (2, 3a) angeschlossen ist, und welche ein Synchronisier-Signal (S) bestimmter Frequenz ausgibt, welches an mindestens eine Einrichtung (3a) des elektronischen Systems (2a, 3a) übertragen wird, wobei mindestens eine Einrichtung (8) vorgesehen ist, deren
15 Impedanz so gewählt ist, dass - für die Synchronisier-Signal-Erzeugungs-Einrichtung (7) - ein Resonanz-Schwingkreis (8, 2, 3a) geschaffen wird, dessen Resonanzfrequenz im wesentlichen der Frequenz des Synchronisier-Signals entspricht.

20 - Figur 2 -

Bezugszeichen

	1	Synchronisier-Signal-Erzeugungs-Einrichtung
	2	Synchronisier-Signal-Leitungen
5	2a	Synchronisier-Signal-Einzel-Leitung
	2b	Synchronisier-Signal-Einzel-Leitung
	2c	Synchronisier-Signal-Einzel-Leitung
	2d	Synchronisier-Signal-Einzel-Leitung
	3a	Halbleiter-Bauelement
10	3b	Halbleiter-Bauelement
	4	Bauelement-Modul
	5a	Halbleiter-Bauelement-Anschluss
	5b	Halbleiter-Bauelement-Anschluss
	6a	Ausgangs-Anschluß
15	6b	Ausgang
	7	Treiber-Einrichtung
	8	Resonator-Einrichtung
	9	Synchronisier-Signal-Eingang
	10a	Kondensator
20	10b	Widerstand
	11	Signal-Quellen-Einrichtung
	12	Widerstand
	13	Leitung
	14	Leitung
5	15	Spule
	16	Widerstand
	17	Resonanz - Schaltkreis

Fig. 1



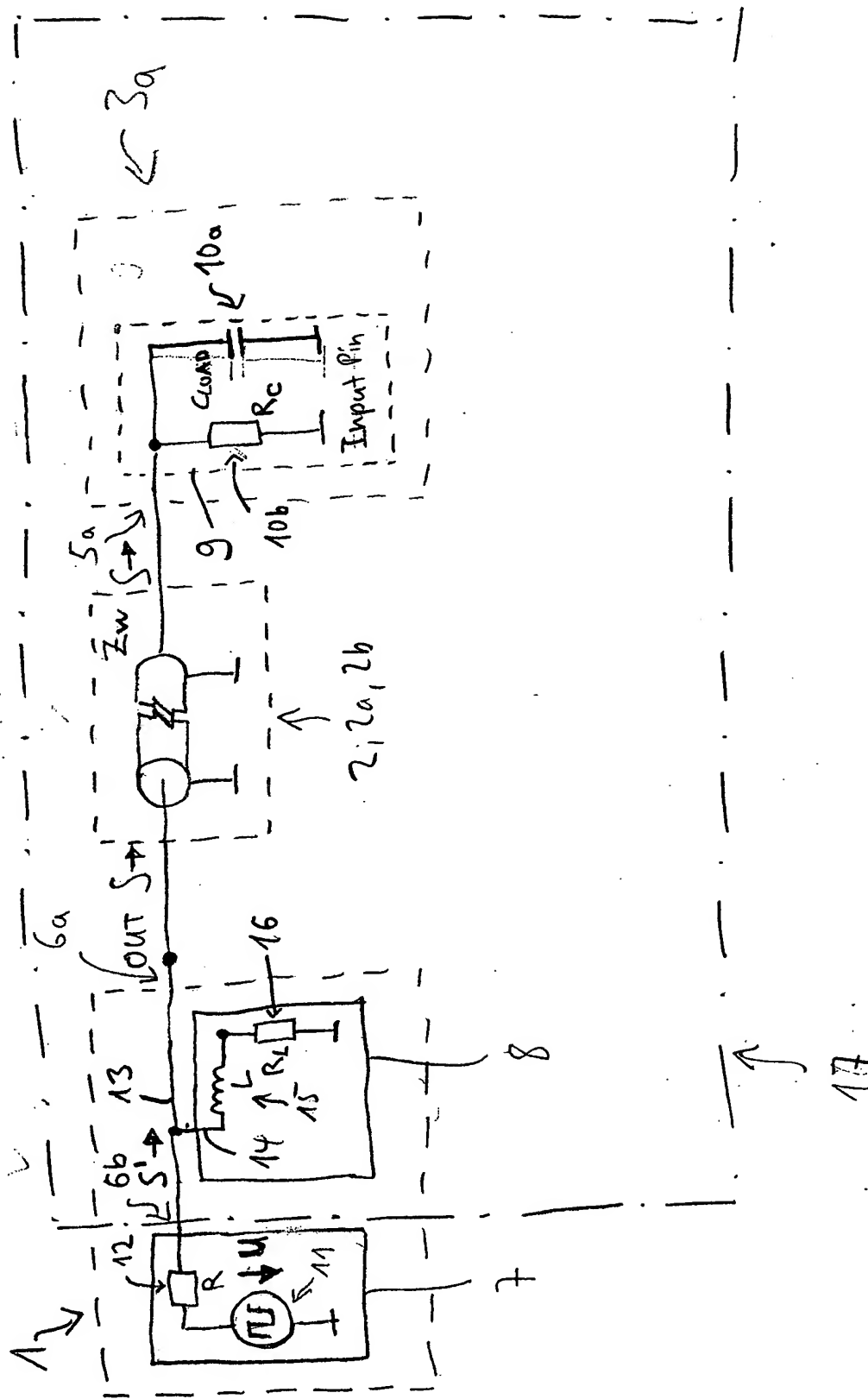


Fig. 2

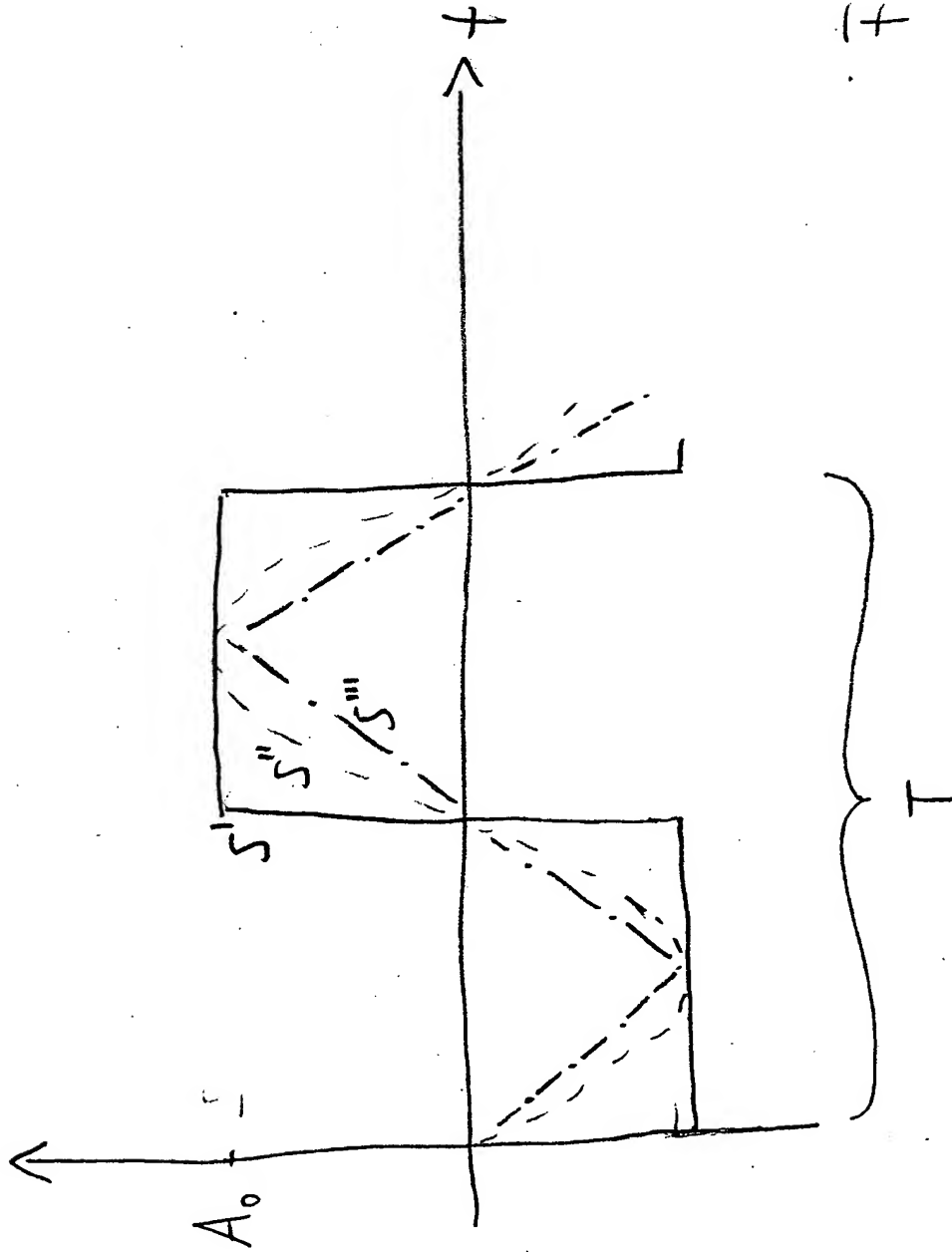


Fig. 3

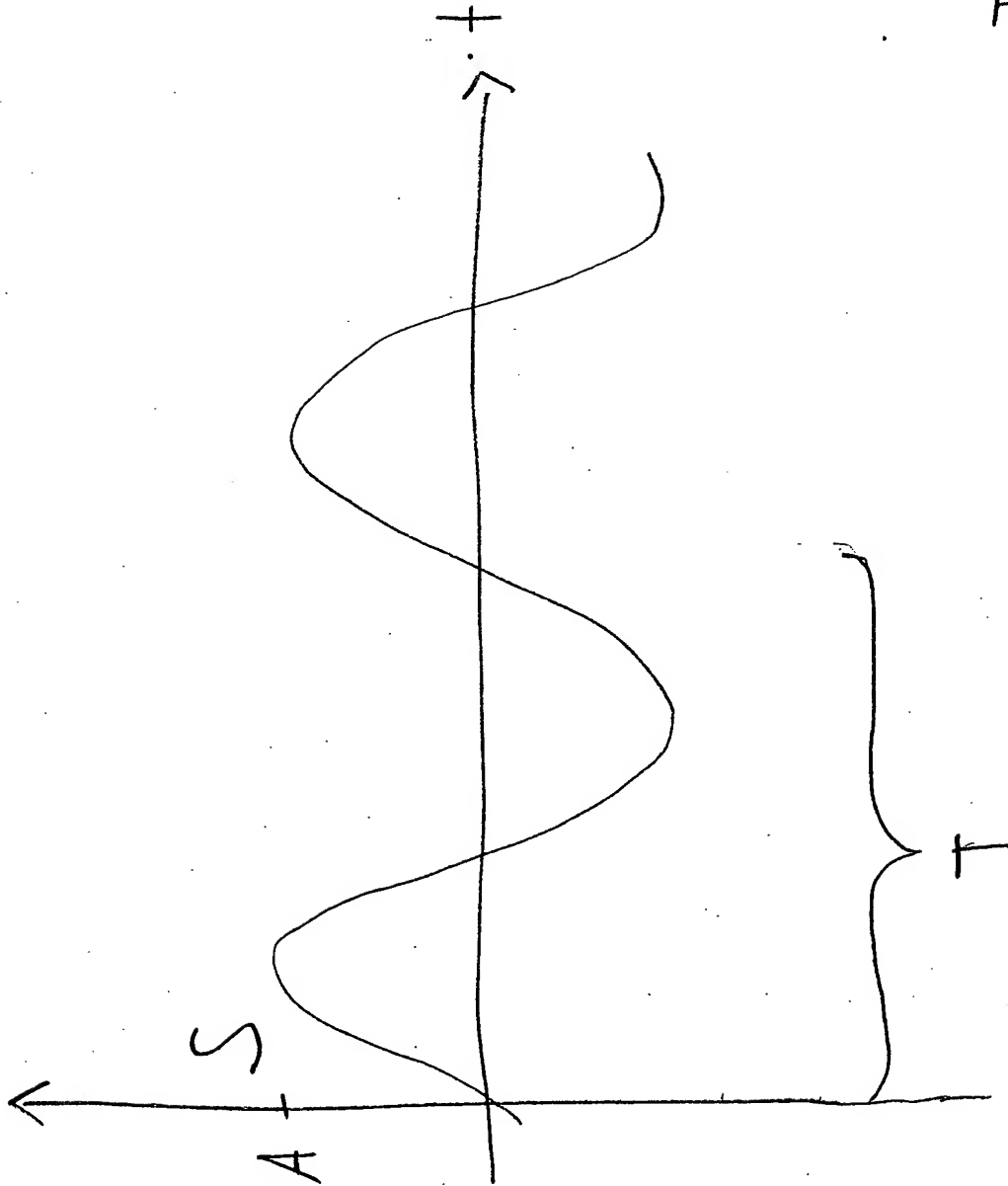


Fig. 2

Fig. 5-

